

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-090151

(43)Date of publication of application : 24.03.1992

(51)Int.Cl.

G11B 9/00

(21)Application number : 02-206606

(71)Applicant : CANON INC

(22)Date of filing : 03.08.1990

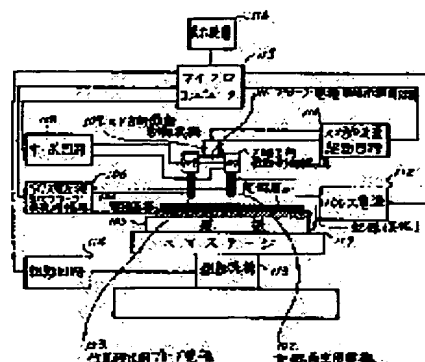
(72)Inventor : MATSUDA HIROSHI
KAWADE ISAAKI
YANAGISAWA YOSHIHIRO
TAKEDA TOSHIHIKO
EGUCHI TAKESHI

(54) INFORMATION PROCESSING METHOD AND INFORMATION PROCESSOR

(57)Abstract:

PURPOSE: To attain the high density, highly accurate and rapid recording/ reproducing by adopting highly accurate position detecting and controlling functions in an electric high density recording/reproducing system using a probe electrode.

CONSTITUTION: In a recording medium 1 constituted of forming a recording layer 101 on an electrode base 104 having a regular and periodical structure on its face, a position detecting probe electrode 103 out of two probe electrodes is used for detecting an atomic array to be the positional coordinates of the base 104. On the other hand, a recording/reproducing probe electrode 102 is held at a fixed position from the electrode 103 in the X and Y directions (an interval between both the electrodes 102, 103 can be adjusted by a probe electrode interval fine adjustment mechanism 111) and used for data recording/ reproducing/erasing in/from the recording layer 101. Thus, a recording bits or a recording bit array is set up on a position corresponding to the atomic array formed on the crystal base. Consequently, a positional error can be reduced at the time of recording/reproducing information and high density recording can be attained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-90151

⑬ Int. Cl.⁵
G 11 B 9/00

識別記号 庁内整理番号
9075-5D

⑭ 公開 平成4年(1992)3月24日

審査請求 未請求 請求項の数 32 (全17頁)

⑮ 発明の名称 情報処理方法及び情報処理装置

⑯ 特 願 平2-206606

⑰ 出 願 平2(1990)8月3日

⑱ 発 明 者	松 田 宏	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑱ 発 明 者	河 出 一 佐 哲	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑱ 発 明 者	柳 沢 芳 浩	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑱ 発 明 者	武 田 俊 彦	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑱ 発 明 者	江 口 健	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑲ 出 願 人	キャノン株式会社	東京都大田区下丸子3丁目30番2号	
⑳ 代 理 人	弁理士 丸島 儀一	外1名	

明 細 書

1. 発明の名称

情報処理方法及び情報処理装置

2. 特許請求の範囲

- (1) 面内に規則的な周期構造を有する電極基板上に記録層を設けた記録媒体に対し、複数のプローブ電極を用い、そのうち少なくとも1つのプローブ電極(第1のプローブ電極)を用いて前記記録層を介して電極基板の周期構造上の位置を検出し、かかる検出された位置に対応する記録層上の任意の設定位置に少なくとも1つのプローブ電極(第2のプローブ電極)を用いて記録層へ情報の記録を行うか、記録された情報の再生を行うかもしくは記録された情報の消去を行うことを特徴とする情報処理方法。
- (2) 前記電極基板の周期構造が原子配列に基づいた構造である請求項(1)に記載の情報処理方法。
- (3) 第1のプローブ電極と電極基板との間及び第2のプローブ電極と電極基板との間にバイアス電圧が印加される請求項(1)に記載の情報処理方

法。

- (4) 第1のプローブ電極と基板との間に印加されるバイアス電圧と第2のプローブ電極と電極基板との間に印加されるバイアス電圧が異なる請求項(3)に記載の情報処理方法。
- (5) 第1のプローブ電極と電極基板との間に印加されるバイアス電圧が、第2のプローブ電極と電極基板との間に印加されるバイアス電圧より小さい請求項(3)に記載の情報処理方法。
- (6) 情報の記録及び消去を、第2のプローブ電極と電極基板との間にパルス電圧を印加することにより行う請求項(1)に記載の情報処理方法。
- (7) パルス電圧が記録層の導電率を変化させる閾値電圧を越えた電圧である請求項(6)に記載の情報処理方法。
- (8) 面内に規則的な周期構造を有する電極基板上に記録層を設けた記録媒体に対し、複数のプローブ電極を用い、そのうち少なくとも1つのプローブ電極(第1のプローブ電極)を用いて前記記録層を介して電極基板の周期構造上の位置を検出

し、かかる検出された位置に対応する記録上の任意の設定位置に少なくとも1つのプローブ電極(第2のプローブ電極)を用いて記録層へ情報の記録を行うか、記録された情報の再生を行うかもしくは記録された情報の消去を行い、少なくとも1つのプローブ電極(第3のプローブ電極)を用いてプローブ電極と記録媒体との距離の相対的な位置変動量を検出し、係る位置変動に基づいて第2のプローブ電極と記録媒体表面との間の距離を調整することを特徴とする情報処理方法。

- (9) 前記電極基板の周期構造が原子配列に基づいた構造である請求項(8)に記載の情報処理方法。
 (10) 第1のプローブ電極と電極基板との間、第2のプローブ電極と電極基板との間及び第3のプローブ電極と電極基板との間にバイアス電圧が印加される請求項(8)に記載の情報処理方法。
 (11) 第1のプローブ電極と電極基板との間に印加されるバイアス電圧と第2のプローブ電極と電極基板との間に印加されるバイアス電圧が異なる請求項(10)に記載の情報処理方法。

記載の情報処理方法。

- (18) 面内に規則的な周期構造を有する電極基板上に記録層を設けた記録媒体と該記録媒体に対向した位置に配置された複数のプローブ電極を有し、そのうち少なくとも1つのプローブ電極(第1のプローブ電極)を用いて前記記録層を介して電極基板の周期構造上の位置を検出する手段、及びかかる検出された位置に対応する記録層上の任意の設定位置に少なくとも1つのプローブ電極(第2のプローブ電極)を用いて記録層へ情報の記録を行うか、記録された情報の再生を行うかもしくは記録された情報の消去を行う手段を備えたことを特徴とする情報処理装置。
 (19) 前記電極基板の周期構造が原子配列に基づいた構造である請求項(18)に記載の情報処理装置。
 (20) 第1のプローブ電極と電極基板との間及び第2のプローブ電極と電極基板との間にバイアス電圧が印加される請求項(18)に記載の情報処理装置。

る請求項(10)に記載の情報処理方法。

- (12) 第1のプローブ電極と電極基板との間に印加されるバイアス電圧が、第2のプローブ電極と電極基板との間に印加されるバイアス電圧より小さい請求項(10)に記載の情報処理方法。
 (13) 第2のプローブ電極と電極基板との間に印加されるバイアス電圧と第3のプローブ電極と電極基板との間に印加されるバイアス電圧が異なる請求項(10)に記載の情報処理方法。
 (14) 第3のプローブ電極と電極基板との間に印加されるバイアス電圧が、第2のプローブ電極と電極基板との間に印加されるバイアス電圧より小さい請求項(10)に記載の情報処理方法。
 (15) 第1のプローブ電極が第3のプローブ電極を兼ねている請求項(8)に記載の情報処理方法。
 (16) 情報の記録及び消去を、第2のプローブ電極と電極基板との間にパルス電圧を印加することにより行う請求項(8)に記載の情報処理方法。
 (17) パルス電圧が、記録層の導電率を変化させる閾値電圧を越えた電圧である請求項(16)に

- (21) 第1のプローブ電極と電極基板との間に印加されるバイアス電圧と、第2のプローブ電極と電極基板との間に印加されるバイアス電圧が異なる請求項(20)に記載の情報処理装置。
 (22) 第1のプローブ電極と電極基板との間に印加されるバイアス電圧が、第2のプローブ電極と電極基板との間に印加されるバイアス電圧より小さい請求項(20)に記載の情報処理装置。
 (23) 第2のプローブ電極と電極基板との間にパルス電圧を印加するための手段を有する請求項(18)に記載の情報処理装置。
 (24) 面内に規則的な周期構造を有する電極基板上に記録層を設けた記録媒体と該記録媒体に対向した位置に配置された複数のプローブ電極を有し、そのうち少なくとも1つのプローブ電極(第1のプローブ電極)を用いて前記記録層を介して電極基板の周期構造上の位置を検出する手段、かかる検出された位置に対応する記録層上の任意の設定位置に少なくとも1つのプローブ電極(第2のプローブ電極)を用いて記録層へ情報の記録

を行うか、記録された情報の再生を行うか、もしくは記録された情報の消去を行う手段、少なくとも1つのプローブ電極(第3のプローブ電極)を用いてプローブ電極と記録媒体との距離の変動量を検出する手段及び係る変動量に基づいて第2のプローブ電極と記録媒体表面との間の距離を調整する手段を備えたことを特徴とする情報処理装置。

(25) 前記電極基板の周期構造が原子配列に基づいた構造である請求項(24)に記載の情報処理装置。

(26) 第1のプローブ電極と電極基板との間、第2のプローブ電極と電極基板との間及び第3のプローブ電極と電極基板との間にバイアス電圧が印加される請求項(24)に記載の情報処理装置。

(27) 第1のプローブ電極と電極基板との間に印加されるバイアス電圧と第2のプローブ電極と電極基板との間に印加されるバイアス電圧が異なる請求項(26)に記載の情報処理装置。

(28) 第1のプローブ電極と電極基板との間に印

加されるバイアス電圧が、第2のプローブ電極と電極基板との間に印加されるバイアス電圧より小さい請求項(26)に記載の情報処理装置。

(29) 第2のプローブ電極と電極基板との間に印加されるバイアス電圧と、第3のプローブ電極と電極基板との間に印加されるバイアス電圧が異なる請求項(26)に記載の情報処理装置。

(30) 第3のプローブ電極と電極基板との間に印加されるバイアス電圧が、第2のプローブ電極と電極基板との間に印加されるバイアス電圧より小さい請求項(26)に記載の情報処理装置。

(31) 第1のプローブ電極が第3のプローブ電極を兼ねている請求項(24)に記載の情報処理装置。

(32) 第2のプローブ電極と電極基板との間にパルス電圧を印加するための手段を有する請求項(24)に記載の情報処理装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、情報の記録・再生を高密度且つ高精度に行い、情報の消去を高精度に行うことが可能な新規な情報処理方法及び情報処理装置に関する。
(背景技術)

近年メモリ材料の用途は、コンピュータおよびその関連機器、ビデオディスク、デジタルオーディオディスク等のエレクトロニクス産業の中核をなすものであり、その材料開発も極めて活発に進んでいる。メモリ材料に要求される性能は用途により異なるが、一般的には

- ① 高密度で記録容量が大きい。
- ② 記録再生の応答速度が早い。
- ③ 消費電力が少ない。
- ④ 生産性が高く価格が安い。

等が挙げられる。

従来までは磁性体や半導体を素材とした半導体メモリや磁気メモリが主であったが、近年レーザー技術の進展にともない有機色素、フोटポリマー

などの有機薄膜を用いた光メモリによる安価で高密度な記録媒体が登場してきた。

一方、最近、導体の表面原子の電子構造を直接観察できる走査型トンネル顕微鏡(以後STMと略す)が開発され、(G.Binnig et al., Helvetica Physica Acta, 55, 726 (1982))

単結晶、非晶質を問わず真空間像の高い分解能の測定ができるようになり、しかも媒体に電流による損傷を与えずに低電力で観測できる利点をも有し、さらに大気中でも動作し種々の材料に対して用いることができるため広範囲な応用が期待されている。

STMは金属の探針(プローブ電極)と導電性物質の間に電圧を加えて1nm程度の距離まで近づけるとトンネル電流が流れることを利用している。この電流は両者の距離変化に非常に敏感であり、トンネル電流を一定に保つように探針を走査することにより真空間の表面を描くことができると同時に表面原子の全電子雲に関する種々の情報をも読み取ることができる。この際、面内方向の分解能

は1Å程度である。従って、STMの原理を応用すれば十分に原子オーダー(数Å)での高密度記録再生を行うことが可能である。この際、記録再生方法として特開昭63-204631号公報には、粒子線(電子線、イオン線)或いはX線等の高エネルギー電磁波及び可視・紫外光等のエネルギー線を用いて適当な記録層の表面状態を変化させて記録を行い、STMで再生する方法や、特開昭63-161552号公報や特開昭63-161553号公報には記録層として電圧電流のスイッチング特性に対してメモリ効果をもつ材料、たとえば π 電子系有機化合物やカルコゲン化物類の薄膜層を用いて記録・再生をSTMを用いて行う方法等が提案されている。

これらの記録方法は、何れもSTMの特徴を生かした高密度記録を可能ならしめる手法であることに間違いないが、係る高密度化は、記録面内方向(X・Y方向)へのプローブ電極の走査精度並びに位置制御精度に大きく依存する。現在プローブ電極の微小移動機構(微動機構)は、圧電素子を用いた圧電アクチュエーターを利用したものである

いた光学式手法である。これは単色光を基準目盛としての回折格子に入射させ、回折させた ± 1 次の回折光を半透鏡を用いて合成・干渉させ、得られた明暗の干渉光を光検出器で光電変換し、干渉光の明暗から光学系と基準目盛の相対変位量を検知するものである。

然し乍ら、上記従来例に於いて、最も高分解能を有する格子干渉光学式位置検出法の性能(分解能)は主に格子ピッチで決められ、これをいかに精度よく微小間隔で刻み、かつそれを精度よく検出できるかが重要な点であり、現状の精密加工技術(EB描画やイオンビーム加工)ではせいぜい $0.01\mu\text{m}$ (=100Å)の精度が限界であり。又検出技術(光ヘテロダイン法)に於いても $0.01\mu\text{m}$ の分解能が限界である。従ってSTMを用いた記録・再生には著しく精度に劣ると共に、格子作成の為に複雑な工程が必要という問題があった。

[発明が解決しようとする問題点]

このためSTMを用いた記録・再生において記録媒体面内の規則的原子配列に基づく原子周期をト

が、圧電体のヒステリシスという問題点があり、記録の高密度化に対する障害となっている。更には、プローブ電極のX・Y方向への微動、走査の機構は一般にX軸とY軸の直交度という点で必ずしも十分ではない。即ち、記録・再生時に於けるプローブ電極の微動或いは走査機構の位置再現性に問題点がある。係る問題点を解決する手段としては記録媒体上に位置及び方向に対して基準となる目盛を作成しておき、係る目盛から位置及び方向性に関する情報を検出し、検出された位置情報に対応する位置で、記録・再生を行うことが考えられる。このような手法はVTRによる記録・再生方式を始め、今日一般に高密度記録方式に分類される記録方式、例えば、光ディスク或いは光カード等に於いても採用されている。この際、記録の高密度・微細化に伴って、当然より微細な位置情報が記入されかつ検出されねばならない。係る微小位置検出手段としては、光学式手法、磁気式手法或いは静電容量式手法を挙げることができるが、これらの内で最も高分解能が得られるのは格子干渉の原理を用

ラッキングに利用した提案がなされていた(特開平1-53363号公報及び特開平1-53364号公報)。

しかしこれらの方式に於いては、記録媒体上の一部に記録層を堆積しない領域を設け、かかる領域に存在する基板表面の原子周期を検出してトラッキングに利用するものであったので記録媒体の構造が複雑になるとなるという問題があった。

そこで本発明の目的は、プローブ電極を用いた電氣的な高密度記録・再生方式に於いて、高精度な位置検出機能並びに位置制御機能を導入し、記録再生を高密度・高精度且つ高速に行うことができる情報処理方法並びに情報処理装置を提供することにある。

[問題点を解決するための手段]

上記の目的は、以下の本発明によって達成される。

即ち本発明は、面内に規則的な周期構造を有する電極基板上に記録層を設けた記録媒体に対し、複数のプローブ電極を用い、そのうち少なくとも1つのプローブ電極(第1のプローブ電極)を用いて前

記記録層を介して電極基板の周期構造上の位置を検出し、かかる検出された位置に対応する記録層上の任意の設定位置に少なくとも1つのプローブ電極(第2のプローブ)を用いて記録層へ情報の記録を行うか、記録された情報の再生を行うかもしくは記録された情報の消去を行うことを特徴とする情報処理方法である。

又本発明は、面内に規則的な周期構造を有する電極基板上に記録層を設けた記録媒体に対し、複数のプローブ電極を用い、そのうち少なくとも1つのプローブ電極(第1のプローブ電極)を用いて前記記録層を介して電極基板の周期構造上の位置を検出し、かかる検出された位置に対応する記録層上の任意の設定位置に少なくとも1つのプローブ電極(第2のプローブ電極)を用いて記録層へ情報の記録を行うか、記録された情報の再生を行うかもしくは記録された情報の消去を行い、少なくとも1つのプローブ電極(第3のプローブ電極)を用いてプローブ電極と電極基板の距離の変動量を検出し、係る変動量に基づいて第2のプローブ電極と記

る検出された位置に対応する記録層上の任意の設定位置に少なくとも1つのプローブ電極(第2のプローブ電極)を用いて記録層へ記録を行うか、記録された情報の再生を行うかもしくは記録された情報の消去を行う手段、少なくとも1つのプローブ電極(第3のプローブ電極)を用いてプローブ電極と記録媒体との距離の変動量を検出する手段及び係る変動量に基づいて第2のプローブ電極と記録媒体表面との間の距離を調整する手段を備えたことを特徴とする情報処理装置である。

[本発明の好ましい態様]

本発明における位置検出は、情報の記録、再生と同様、導電性探針(プローブ電極)と導電性物質との間にバイアス電圧を印加しつつ両者の距離を1nm程度に迄近づけると導電性物質の仕事関数に依存したトンネル電流が流れることを利用している。本発明においては、記録層を電極基板の上に形成しているが、導電性物質である電極基板の電子状態は、観測条件を適当に設定することにより、プローブ電極と電極基板の間に記録層があっ

る記録媒体表面との間の距離を調整することを特徴とする情報処理方法である。

更に本発明は、面内に規則的な周期構造を有する電極基板上に記録層を設けた記録媒体と該記録媒体に対向した位置に配置された複数のプローブ電極を有し、そのうち少なくとも1つのプローブ電極を(第1のプローブ電極)を用いて前記記録層を介して電極基板の周期構造上の位置を検出する手段、及びかかる検出された位置に対応する記録層上の任意の設定位置に少なくとも1つのプローブ電極(第2のプローブ電極)を用いて記録層へ情報の記録を行うか、記録された情報の再生を行うかもしくは記録された情報の消去を行う手段を備えたことを特徴とする情報処理装置である。

本発明は、面内に規則的な周期構造を有する電極基板上に記録層を設けた記録媒体と該記録媒体に対向した位置に配置された複数のプローブ電極を有し、そのうち少なくとも1つのプローブ電極(第1のプローブ電極)を用いて前記記録層を介して電極基板の周期構造上の位置を検出する手段、かか

ても直接に観測することができる。これを応用して電極基板表面に規則的な原子配列を有する記録媒体に対し、係る規則的原子配列を基に位置座標系を導入し、係る位置座標系に対応する特徴的なトンネル電流の変化を検出することにより位置検出を行うと共に、係る位置検出結果を基に、係る位置座標系と相対的な位置関係を示す記録媒体上の記録乃至は再生乃至は消去位置を特定すると共に、係る記録・再生位置上へのプローブ電極の位置制御を行うものである。

この時の座標軸と記録位置との位置関係を示す模式図が第1図である。即ち、座標軸上の目盛として位置情報(A~I)は記録位置(A'~I')と常に相対的な位置関係(A-A'など)にある。従って位置情報A~Iを検出することにより、必ずA'~I'の記録位置を特定できる訳である。この際、座標軸の各点(目盛)と記録位置とは必ずしも一義的な相対配置をとる必要はなく、例えば第2図に示す様に位置情報Aに対応する記録位置がA'の他にA'', A'''...などと複数以上存在してもよい。

勿論、一義的 (1:1 対応) である方が精度上望ましい。また、座標軸は一本である必要はなく、必要に応じて複数個使用された他、1次元である必要もなく、2次元 (網目状) であってもよい。この場合、2次元座標系の各格子点に対応して、記録位置も2次元に配置される。

(座標軸)

本発明に用いられる位置検出系としての座標軸は電極基板が有する規則的原子配列を用いて形成される。係る規則的原子配列を持つ電極基板としては、予め格子間距離がかわっている導電性材料、即ち各種金属やグラファイト単結晶等を利用することができる他、本発明で利用されるトンネル電流は nA 程度の大きさである為、上記導電性材料は $10^{-10} (\Omega \cdot \text{cm})^{-1}$ 以上の電導率を有していればよく、従ってシリコン等のいわゆる半導体物の単結晶を用いることもできる。これらの内、代表例として金属試料を考える。今、距離 Z だけ離れたプローブ電極と上記金属試料との間に、仕事関数 ϕ より低い電圧 V を印加すると、電子はポテンシャル障

壁をトンネルすることが知られている、トンネル電流密度 J_T を自由電子近似で求めると、

$$J_T = (\beta V / 2\pi \lambda Z) \exp(-2Z/\lambda) \quad \dots (1)$$

の様に表すことができる。

但し $\lambda = h / \sqrt{2m\phi}$: 金属の外の真空中又は大気中での波動関数の減衰距離

$h = r / 2\pi$: r : プランク定数

m : 電子の質量

$\beta = e^2 / h$: e : 電子電荷

式 (1) に於いて、 $Z = Z_c$ と一定の値とすれば、トンネル電流密度 J_T は基準原子配列の仕事関数 ϕ に応じ変化する。従ってプローブ電極に係る金属試料面上、 $Z = Z_c$ に保ちつつ任意の直線方向に走査させれば金属原子配列に従って周期的にトンネル電流が変化する。ここで、格子定数が予めわかっている金属試料を用いた場合、任意の結晶面上の或る格子点を基準とした任意の方向の原子配列状態は自明であり、係る方向へプローブ電極を走査させた場合に得られる周期的トンネル電流の変化は十分に予測し得る。従って係るトンネル電

流変化の予測値と実際にプローブ電流を走査して得られたトンネル電流変化の測定値とが等しい値をとる様にプローブ電極の走査方向を補正すれば、プローブ電極の動きは、試料の原子配列に沿ったものになる。即ち、原子配列を座標軸とみなせば、プローブ電極はこの座標軸上を移動することになる。

今、係る位置検出用の第1のプローブ電極の動きと機械的、若しくは電気的に連動し得る第2のプローブ電極を設けることにより、第1のプローブ電極で定めた特定の点に対応する記録層上の特定の位置において、第2のプローブ電極を用いて情報の記録、再生或いは消去を行うことができる。

この場合、先に述べた様に電極基板上に記録層が堆積されていても適当な条件を選べば記録層を介してその下に存在する電極基板の周期的原子構造をプローブ電極を用いて読み出すことが可能である。従って電極基板上に電極基板、即ち座標軸としての原子配列が露出している様な位置検出領域を特別に設ける必要はなく電極基板表面に全て、

或いは殆んどどの領域に記録層が堆積されていても構わない。記録層を介してその下の原子構造をプローブ電極を用いて検出するには、先に記した様に適当な条件が必要である。先づ、記録層の厚さは出来る限り薄いことが望ましく、好ましくは500 Å以下、より好ましくは100 Å以下である。この他プローブ電極と電極基板間に印加されるバイアス電圧 V やトンネル電流密度 J_T についても適当な値を選んで使用する必要がある。これらの値の最適値を求めるに当たって、現状では完全な理論は確立されていないが、基板の原子構造に係る基板上の堆積層、即ち本発明においては記録層を介して検出する際のプローブ電極と基板との間に印加されるバイアス電圧の絶対値及びトンネル電流を各々 $|V(\text{sub})|$ 、及び $J_T(\text{sub})$ 、又は堆積層、即ち記録層表面の構造を検出する際に用いられる ϕ 、プローブ電極と基板との間に印加されるバイアス電圧の絶対値及びトンネル電流を各々 $|V(\text{ads})|$ 及び $J_T(\text{ads})$ で表すと、

$$|V(\text{sub})| < |V(\text{ads})|$$

$$J(\text{sub}) > J(\text{ads})$$

の何れか一方又は両方の関係が成立することが望ましい。

具体的な $|V(\text{sub})|$ の値としては、1V以下、好ましくは500~20mVである。なお、後述するように本発明の記録・再生・消去は全て電氣的（電圧印加）によって行われるので、上記基板構造を検出する際にプローブ電極と基板との間に印加するバイアス電圧は、係る電圧印加によって記録層への記録又は消去が起り得ない様な値を選ぶ必要があるが、例えば記録層がLB膜で形成されている場合においては $|V(\text{sub})|$ が1V以下であれば問題はない。又、 $J_T(\text{sub})$ については式(1)に於いて、 $Z=Z_c$ の一定値に保ってプローブ電極を走査させる場合には $J_T(\text{sub})$ の値は当然電極基板の原子配列に従って変化する訳であるが、その平均値が100pA~10nA程度、より好ましくは500pA~3nA程度になる様に設定することが好ましい。以上の $V(\text{sub})$ 及び $J_T(\text{sub})$ 値はあくまでも一例であり、これ以外の条件であ

その状態を保存し得る（メモリ現象）。記録層を構成する具体的な材料として例えば、

(1) 酸化物ガラスやホウ酸塩ガラスあるいは周期律表Ⅲ、Ⅳ、Ⅴ、Ⅵ族元素と化合したSe、Te、Asを含んだカルコゲン化物ガラス等のアモルファス半導体が挙げられる。それらは光学的バンドギャップ E_g が0.6~1.4eVあるいは電氣的活性化エネルギー ΔE が0.7~1.6eV程度の真性半導体である。カルコゲン化物ガラスの具体例としては、As-Se-Te系、Ge-As-Se系、Si-Ge-As-Te系、例えば $\text{Si}_{15}\text{Ge}_{15}\text{As}_5\text{Te}_{65}$ （添字は原子%）、あるいはGe-Te-X系、Si-Te-X系（X=少量のⅤ、Ⅵ族元素）例えば $\text{Ge}_{15}\text{Te}_{81}\text{Sb}_2\text{S}_2$ が挙げられる。

更にはGe-Sb-Se系カルコゲン化物ガラスも用いることができる。

上記化合物を電極上に堆積したアモルファス半導体層において、膜面に垂直な方向にプローブ電極を用いて電圧を印加することにより媒体の電気メモリ効果を発現することができる。

っても構わない。

以上より、電極基板表面の一部又は全てが規則的原子配列を有し、かつその配列状態が既知である場合には、係る原子配列の結晶格子を利用した座標軸に対して一義的な相対関係を示すX・Y座標系を電極基板上に堆積させた記録層上に設定することができる。なお、記録媒体上の記録部位と位置検出部位とは互いに分離されていることが望ましい。

（記録媒体）

本発明で用いられる記録媒体は、基板（電極基板）とその上に設けられた記録層とからなり、しかも電流・電圧特性に於いて、メモリースwitching現象（電気メモリ効果）をもつものを利用できる。即ち、記録媒体は、電圧印加に応じて少なく共2つ以上の明確に異なる抵抗状態で示し、係る各状態間は記録層の導電率を変化させる閾値以上の電圧又は電流を印加することにより自由に遷移し得る（switching現象）。又、作り出された各抵抗状態は域値以内の電圧又は電流印加の場合、

係る材料の堆積法としては従来公知の薄膜形成技術で充分本発明の目的を達成することができる。例えば好適な成膜法としては、真空蒸着法やクラスターイオンビーム法等を挙げることができる。一般的には、係る材料の電気メモリ効果は数 μm 以下の膜厚で観測されているが、均一性、記録性の観点からも1 μm 以下の膜厚のものが良い。更に本発明では係る記録層を介して、その下に存在する電極基板の原子配列を検出する要請から、その膜厚が500Å以下であることが望ましい。更には記録媒体としての記録分解能の観点からも記録層は出来る丈薄いことが望ましく、より好ましい膜厚は30Å~200Åである。

(2) 更にはテトラキノジメタン（TCNQ）、TCNQ誘導体、例えばテトラフルオロテトラシアキノジメタン（TCNQF₄）、テトラシアノエチレン（TCNE）およびテトラシアノナフトキノジメタン（TNAP）などの電子受容性化合物と銅や銀などの還元電位が比較的低い金属との塩を電極上に堆積した有機半導体層も挙げることができる。

係る有機半導体層の形成法としては、銅あるいは銀の電極上に前記電子受容性化合物を真空蒸着する方法が用いられる。

かかる有機半導体の電気メモリー効果は、数十 μm 以下の膜厚のもので観測されているが、成膜性、均一性の観点から $1\mu\text{m}$ 以下、更には基板構造を検出する観点からより薄く $30\text{\AA}\sim 500\text{\AA}$ の膜厚であることが好ましい。

(3) また更には π 電子単位をもつ群と σ 電子単位のみを有する群を併用する分子を電極上に積層した記録媒体を挙げることができる。

本発明に好適な π 電子系を有する色素の構造としては例えば、フタロシアニン、テトラフェニルポルフィン等のポリフィリン骨格を有する色素、スクアリリウム基及びクロコニックメチン基を結合鎖としてもつアズレン系色素及びキノリン、ベンゾチアゾール、ベンゾオキシサゾール等の2ヶの含窒素複素環をスクアリリウム基及びクロコニックメチン基により結合したシアニン系類似の色素、またはシアニン色素、アントラセン及びビレン等の

その累積膜を基板上に容易に形成することができ、分子オーガの厚みを有し、かつ大面積にわたって均一、均質な有機超薄膜を安定に供給することができる。

LB法は分子内に親水性部位と疎水性部位とを有する構造の分子において、両者のバランス(両親媒性のバランス)が適度に保たれている時、分子は水面上で親水性基を下に向けて単分子の層になることを利用して単分子膜またはその累積膜を作製する方法である。

疎水性部位を構成する基としては、一般に広く知られている飽和及び不飽和炭化水素基や縮合多環芳香族及び鎖状多環フェニル基等の各種疎水基が挙げられる。これらは各々単独又はその複数が組み合わされて疎水性部位を構成する。一方、親水性部位の構成要素として最も代表的なものは、例えばカルボキシル基、エステル基、酸アミド基、イミド基、ヒドロキシル基、更にはアミノ基、(1, 2, 3級及び4級)等の親水性基等が挙げられる。これらも各々単独又はその複数が組み合わされて

縮合多環芳香族、及び芳香環及び複素環化合物が重合した鎖状化合物及びジアセチレン基の重合体、さらにはテトラキノジメタンまたはテトラチアフルバレンの誘導体およびその類縁体およびその電荷移動錯体また更にはフエロセン、トリスピリジンルテニウム錯体等の金属錯体化合物が挙げられる。

以上の如き、低分子材料に加えて各種の高分子材料を利用することも可能である。例えば、ポリアクリル酸誘導体等の付加重合体、ポリイミド又はポリフェニレン、又はポリチオフェン等の縮重合合体、ナイロン等の開環重合体、或いはポリペプチドやバクテリオロドプシン等の生体高分子材料を挙げることができる。

有機記録媒体の形成に関しては、具体的には蒸着法やクラスターイオンビーム法等の適用も可能であるが、制御性、容易性そして再現性から公知の従来技術の中ではLB法が極めて好適である。

このLB法によれば、1分子中に疎水性部位と親水性部位とを有する有機化合物の単分子膜または

上記分子の親水性部分を構成する。

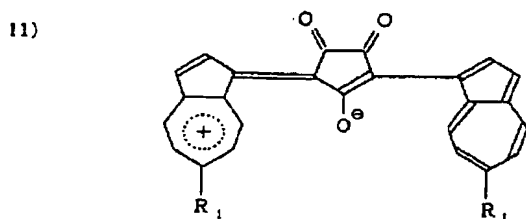
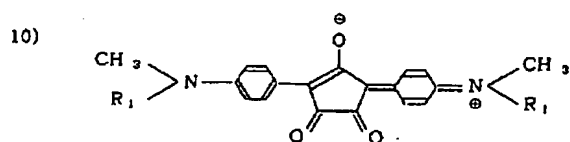
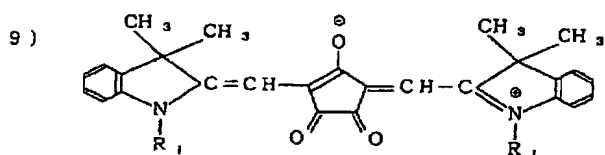
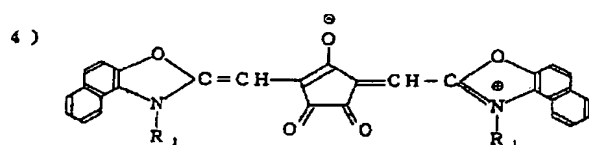
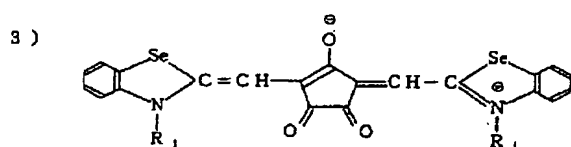
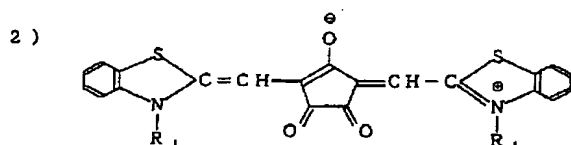
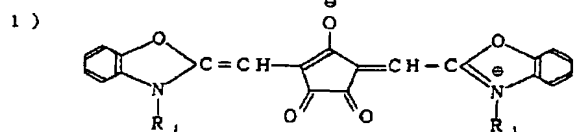
これらの疎水性基と親水性基をバランス良く併有していれば、水面上で単分子膜を形成することが可能であり、本発明に対して極めて好適な材料となる。

具体例としては、例えば下記の如き分子等が挙げられる。

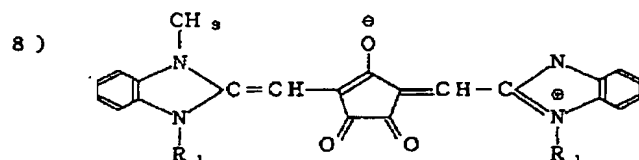
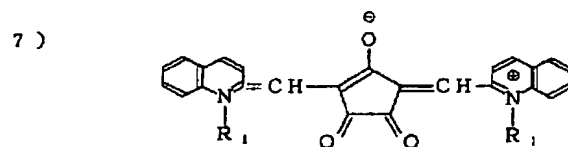
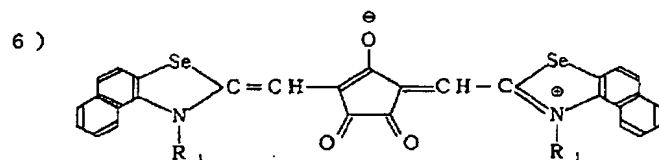
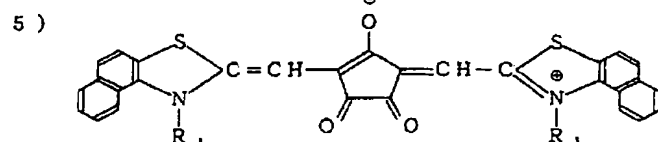


(有機材料)

[I] クロコニックメチン色素

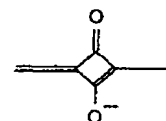


ここでR₁は前述の○電子単位をもつ群に相当したもので、しかも水面上で単分子膜を形成しやすくするために導入された長鎖アルキル基で、その炭素数nは6 ≤ n ≤ 30が好適である。

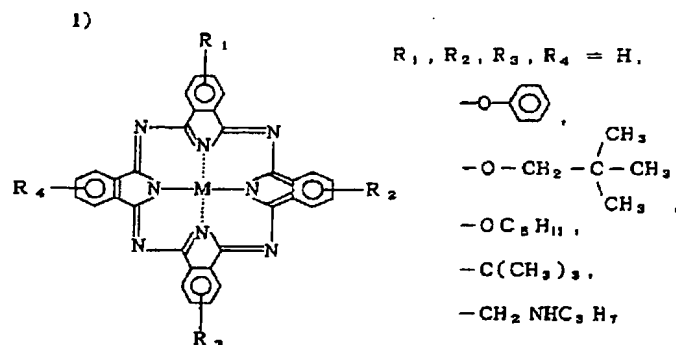


[II] スクアリリウム色素

[I] で挙げた化合物のクロコニックメチン基を下記の構造を持つスクアリリウム基で置き換えた化合物。

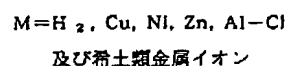
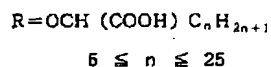
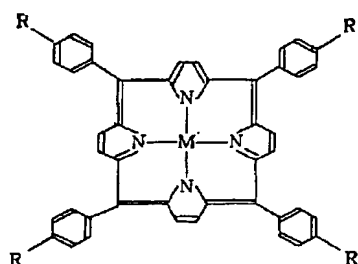


[III] ポルフィリン系色素化合物

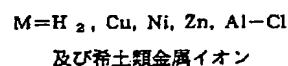
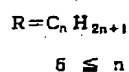
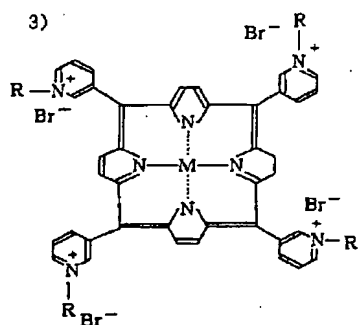


M = H₂, Cu, Ni, Al-Cl 及び希土類金属イオン

2)

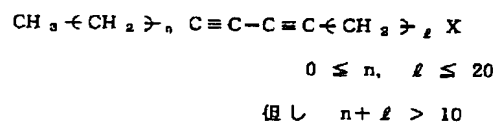


3)



R は単分子膜を形成しやすくするために導入されたもので、ここで挙げた置換基に限るものではない。
 又、 $R_1 \sim R_4$, R は前述したσ電子単位をもつ群に相当している。

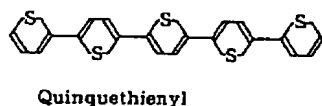
[V] ジアセチレン化合物



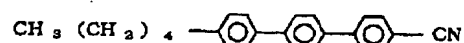
X は親水基で一般的には $-\text{COOH}$ が用いられるが $-\text{OH}$, $-\text{CONH}_2$ 等も使用できる。

[VI] その他

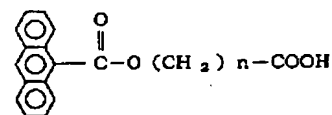
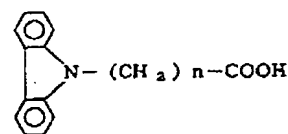
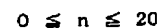
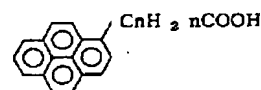
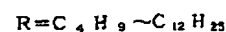
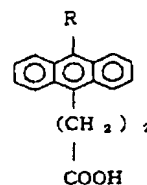
1)



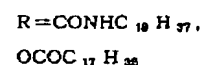
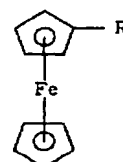
2)



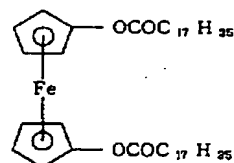
[IV] 縮合多環芳香族化合物



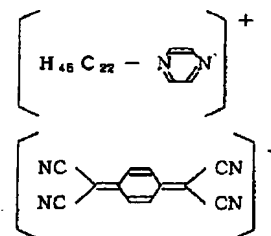
3)



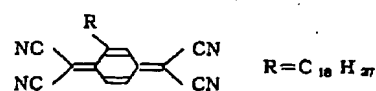
4)



5)



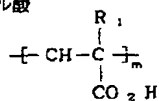
6)



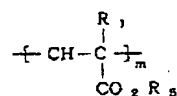
(有機高分子材料)

[I] 付加重合体

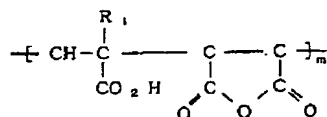
1) ポリアクリル酸



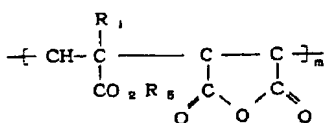
2) ポリアクリル酸エステル



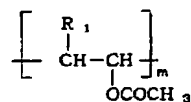
3) アクリル酸コポリマー



4) アクリル酸エステルコポリマー



5) ポリビニルアセテート



ここで、 R_1 は水面上で単分子膜を形成し易くするために導入された長鎖アルキル基で、その炭素数 n は $5 \leq n \leq 30$ が好適である。

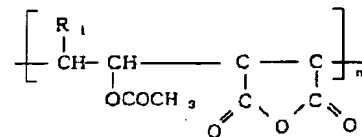
また、 R_5 は短鎖アルキル基であり、炭素数 n は $1 \leq n \leq 4$ が好適である。重合度 m は $100 \leq m \leq 5000$ が好適である。

以上、具体例として挙げた化合物は基本構造のみであり、これら化合物の種々の置換体も本発明に於いて好適であることは言うにおよばない。

尚、上記以外でもLB法に適している色素材料であれば、本発明に好適なのは言うまでもない。例えば、近年研究が盛んになりつつある生体材料（例えばバクテリオロドプシンやチトクロームc）や合成ポリペプチド（PBLGなど）等も適用が可能である。

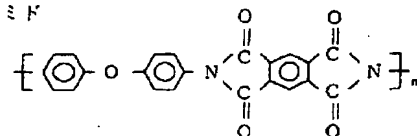
これらの π 電子単位を有する化合物の電気メモリー効果は数十 μm 以下の膜厚のもので観測されているが（例えばK. Sakai et al. Applied Physics Letters 誌 第53巻1274～1276頁、1988年）、成膜性、均一性の観点から2000

6) 酢酸ビニルコポリマー

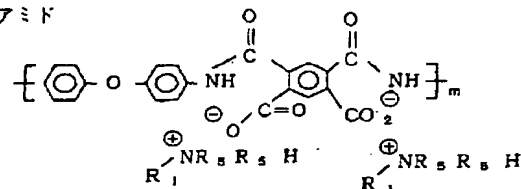


[II] 縮合重合体

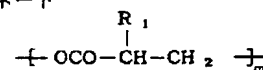
1) ポリイミド



2) ポリアミド

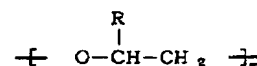


3) ポリカーボネート



[III] 開環重合体

1) ポリエチレンオキシド



\AA 以下、更には基板構造の検出の観点から10～200 \AA の膜厚のものが好ましい。

以上(1)～(3)項に亘って述べた電気メモリー効果を有する材料を支持する電極基板としては、電極としての性格を有する必要があるが、 10^{-4} ($\Omega \cdot \text{cm}^{-1}$) 以上の電導率を有する導電体であれば全て使用することができる。即ちAu, Pt, Pd, Ag, Al, In, Sn, Pb, W等の金属板やこれらの合金、或いはこれら金属や合金をガラス、セラミックス、又はプラスチック基板に堆積させたものを用いることができる。更にはSi単結晶やグラフアイトを始めとして数多くの材料が挙げられる。但しこれらの電極基板は先にも述べた様に座標軸としての役割も担う訳であるから、当然、規則的な原子配列を有することが前提となる。

従って、少なく共所望の記録領域の大きさに相当する単結晶領域を有する必要がある。

(プローブ電極)

本発明で用いられるプローブ電極の先端は情報の記録/再生/消去の分解能を上げるために出来

るだけ尖らせる必要がある。その材料として例えば Pt, Pt-Rb, Pt-Ir, W, Au, Ag 等を挙げることができる。本発明では 1mm φ のタングステンを電界研磨法を用い先端形状を制御した上でプローブ電極として用いているが、プローブ電極の製法及び形状は何らこれに限定するものではない。

(プローブ電極と記録媒体の距離の変動の検出)

本発明において情報の記録／再生／消去は、記録・再生用プローブ電極を記録媒体表面との距離を一定に保ちつつ、該記録媒体表面上を走査せしめることで連続的に行われるが、記録媒体が熱ドリフトや振動等の原因により変動した場合にも上記距離を一定値に保つための工夫が必要となる。

係る要請はプローブ電極を利用して、該プローブ電極と電極基板間に流れるトンネル電流 I_T を測定し、この際若し I_T に変化があれば、係る変化量を基に記録・再生用プローブ電極の位置（高さ方向）を補正することで解決される。この場合、記録再生用プローブ電極と電極基板との間に印加す

のプローブ電極を用いてもよい。

(情報処理装置の構成)

第3図は本発明に於いてプローブ電極が、位置検出用のものと記録・再生用の2本有する場合の情報処理装置を示すブロック図である。第3図中、102及び103は各々記録・再生用及び位置検出に用いられるプローブ電極であり、これら2本のプローブ電極間の距離は、圧電素子を用いたプローブ電極間隔微調整機構112により微調整可能であるが、通常は一定の間隔に保たれる。106はバイアス電圧源、及びプローブ電流増巾器で、108は圧電素子を用いたZ軸方向微動機構107を制御するサーボ回路である。112は記録・再生用プローブ電極102と電極基板104との間に記録／消去用のパルス電圧を印加するための電流である。

パルス電圧を印加するときプローブ電流が急激に変化するためサーボ回路108は、その間出力電圧が一定になるように、HOLD回路をONにするように制御している。

110はXY方向に一对のプローブ電極102, 103

るバイアス電圧を時間分割して一方を記録／再生／消去に用い、他方を電極基板の厚さ方向位置検出に用いることもできるが駆動方法が複雑になる他、情報の記録に伴って記録層中の記録部位の導電率或いは形状が変化するので、特に記録情報の再生時において検出されるトンネル電流の変化が記録媒体の位置変動に因るものなのか、或いは記録情報に因るものなかに判別することが困難となる問題がある。従って、記録・再生用プローブ電極と電極基板の厚さ方向変動量検出用のプローブ電極（以後、これを2方向変動量検出用プローブ電極と呼ぶ）とは異なることが望ましい。係る2方向変動量検出用プローブ電極と電極基板の原子配列検出用プローブ電極は同一であっても異なってもどちらでもよい。なお、記録媒体の面内方向に関する変動が生じた際には、原子配列検出用プローブ電極を用いてその変動量を検出できることはいうまでもなく、これを基に記録・再生用プローブ電極の走査方向は補正される。2方向変動量検出用プローブ電極は1本に限定される必要はなく、複数

を移動制御するための、XY走査駆動回路である。113と114は、あらかじめ 10^{-4} 程度のプローブ電流が得られるようにプローブ電極102, 103と記録媒体1との距離を粗動制御したり、プローブ電極と基板とのXY方向相対変位を大きくとる（微動制御機構の範囲外）のに用いられる。

これらの各機器は、すべてマイクロコンピュータ116により中央制御されている。また116は表示機器を表わしている。

また、圧電素子を用いた移動制御における機械的性能を下記に示す。

Z方向微動制御範囲：0.1nm～1μm

Z方向粗動制御範囲：10nm～10mm

XY方向走査範囲：0.1～1μm

XY方向粗動制御範囲：10nm～10mm

計測、制御許容誤差：<0.1nm（微動制御時）

計測、制御許容誤差：<1nm（粗動制御時）

以下、本発明の情報処理方式について、実施例により詳細な説明を行う。

〔実施例1〕

第3図に示す情報処理装置を用いた。プローブ電極102、103としてタングステン製のプローブ電極を用いた。このプローブ電極102、103は記録媒体1の表面との距離(Z)を制御するためのもので、電流を一定に保つように圧電素子により、その距離(Z)は、各々独立に微動制御されている。更に微動制御機構は距離(Z)を一定に保ったまま面内(X、Y)方向にも微動制御できる様に設計されている。

2本あるプローブ電極の内、位置検出用プローブ電極103は電極基板104の位置座標としての原子配列の検出に用いられる。他方記録・再生用プローブ電極102は位置検出用プローブ電極103とX・Y方向に関して一定の位置(プローブ電極間隔微動調節機構111を用いてその間隔を調節することができる)に保持され、記録層101への記録・再生・消去に用いられる。

これら2本のプローブ電極は、基本的には互いに連動して面内(X、Y)方向へ微動制御できる様に

設計されているが、Z方向に対しては各々独立に微動制御される。又、記録媒体1は高精度のX・Yステージ117上に置かれ、任意の位置に移動させることができる(X・Y粗動機構)。なお粗動機構のX・Y方向と微動機構のX・Y方向とは、各移動制御機構の精度の差に起因する誤差の範囲内で一致させることができる。

次に本実施例で用いた記録媒体の詳細について述べる。

基板105としてマイカを用い、これを大気中で劈開した後、係る劈開面上に金を2500Å厚に蒸着し、金の単結晶薄膜から成る電極基板104を形成した。蒸着条件は真空度 1×10^{-6} TORR、基板温度500℃、蒸着速度20Å/minであった。

次に係る電極基板上に2~8層のポリイミドLB膜を積層し、記録層101とした。

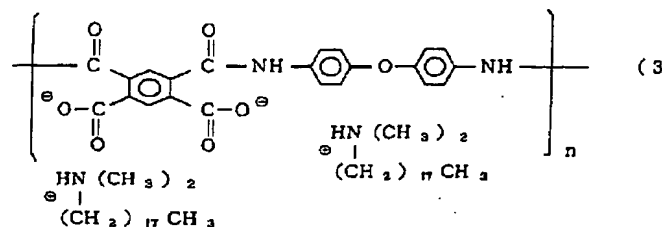
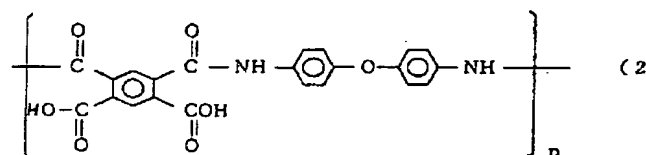
以下、ポリイミドLB膜の作成方法について述べる。

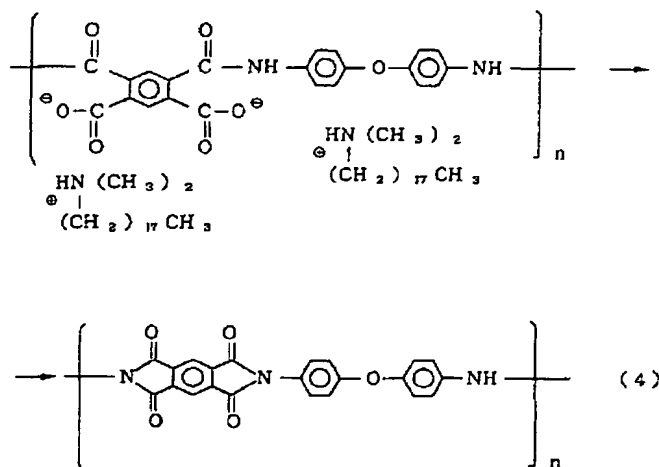
(2)式に示すポリアミツク酸をN、N-ジメチルアセトアミド溶媒に溶解させた(単量体換算濃

度 1×10^{-3})後、別途調製したN、N-ジメチルオクタデシルアミンの同溶媒による 1×10^{-3} M溶液とを1:2(V/V)に混合して(3)式に示すポリアミツク酸オクタデシルアミン塩溶液を調製した。

かかる溶液を水温20℃の純水から成る水相上に展開し、水面上に単分子膜を形成した。溶媒除去後、表面圧を25mN/mにまで高めた。表面圧を一定に保ちながら、上述対向電極付き基板を水面を横切る方向に速度5mm/minで静かに浸漬した後、続いて5mm/minで静かに引き上げて2層のY型単分子累積膜を作製した。更にかかる操作を繰り返して、4、6、8層のポリアミツク酸オクタデシルアミン塩の単分子累積膜も形成した。

次にかかる基板を300℃で10分間の熱処理を行い、ポリアミツク酸オクタデシルアミン塩をイミド化し(式(4))、2、4、6或いは8層のポリイミドLB膜を得た。





以上により作成された記録媒体1を用いて記録・再生の実験を行った。以下その詳細を記す。

ポリイミド2層を積層した記録層101を持つ記録媒体1をX、Yステージ117の上に置いた。次に位置検出用プローブ電極103を動かし、係る位置検出用プローブ電極103と金電極基板104との

距離を調整した。次にプローブ電極間隔微調節機構111を用いて記録・再生用プローブ電極102と位置検出用プローブ電極103との間の距離をX=2mm、Y=0mmになる様に調整した。

次に位置検出用プローブ電極103を第4図に示す走査パターンに従って走査させた。この時、先に記したプローブ電圧=0.1Vの条件でプローブ電極103と記録媒体1との間の距離は最初に決めた条件で固定し、金の原子配列に起因するトンネル電流強度の変化をモニターし乍ら、走査方向が正しく金単結晶の(1, 0, 1)方向(X軸)及び(1, 2, 1)方向(Y軸)と一致する様、常時補正を行った。以上の位置検出用プローブ電極走査パターンに従って、記録再生用プローブ電極102も運動して同等の走査パターン上を動くことになるが、記録層101上に所望の記録を行った。本発明の記録は記録層101の電気メモリー効果を利用して形成される。即ち情報に従って第5図に示した波形を持つ三角波パルス電圧をパルス電源112を用いて印

間に0.1Vのプローブ電圧を印加した。この後トンネル電流が約1nAになる迄、Z軸方向微動制御機構107とサーボ回路108を用いてプローブ電極103を記録媒体1の表面との間の距離を近づけた。次にXY方向微動制御機構109とXY方向走査駆動回路を用いて位置検出用プローブ電極103を60°角の範囲に亘って走査させ、電極基板即ち金の原子配列を検出した。得られた金の結晶構造に関して、その(1, 0, 1)方向をプローブ電極走査系のX方向に、又(1, 2, 1)方向をプローブ電極走査系のY方向になる様に調整を行った。この際、Au-Au原子間ピッチはX方向に関して2.88Å、Y方向に関して5.00Åであった。この時、同時に粗動機構のXY方向が、調整した微動機構のXY方向と粗動機構の制御誤差範囲内で一致する様に調整した。

次に記録・再生用プローブ電極102と電極基板104との間に0.5Vのプローブ電圧を印加し、トンネル電流が1nAになる様にZ軸微動制御機構107とサーボ回路108を用いてプローブ電極102と記

加し、ポリイミド2層、LB膜から成る記録層101上に低抵抗状態(ON状態)を生じさせた。この時、記録・再生用プローブ電極102を+側金電極基板104を-側とした。なお、記録ピッチは5.76nmピッチに設定した。記録後、再び第4図のパターンに従って記録情報の再生を行った。この際、記録・再生用プローブ電極102を金電極基板104との間に電気メモリー効果を生じる、或いは消去し得る閾値電圧を越えていない電圧である0.5Vの読み出し用電圧を印加してトンネル電流を測定し、記録情報の再生を行った。以上の再生実験に於いてデータ転送速度を1MHzとした時のビットエラーレートは 8×10^{-6} であった。

なお、記録・再生用プローブ電極102と金電極基板104との間にON状態にある記録部位をOFF状態へ遷移せしめる第6図に示すパルス電圧を情報記録部に印加した後、再び再生してみると、第6図のパルス電圧を印加したON状態部では、その記録状態が消去されOFF状態に遷移すること、即ちトンネル電流が1nAに戻ることを確認された。

更に記録媒体1の記録層102をポリイミド2層LB膜から、先に述べた4、6或いは8層のポリイミドLB膜に変更した場合に於いて、上述と同様の記録・再生・消去が可能であることを確認した。

因に、実施例1に於いてプローブ電極を1本とし、係る1本のプローブ電極を用いて位置検出と記録・再生の両方を時間分割して行った場合、記録情報の再生時に於いて、転送速度を1Mbpsとした時のビットエラーレートが 3×10^{-5} であった。

[実施例2]

実施例1におけるポリイミド2層LB膜に代えて2層のスクアリウム-ビス-6-オクチルアズレン(以下SOAZと略する)LB膜を記録層101とした他は実施例1と同様にして記録・再生実験を行った。以下、記録層形成方法について述べる。先ず、SOAZを濃度0.2mg/mlで溶かしたベンゼン溶液を20℃の水相上に展開し、水面上に単分子膜を形成した。溶媒の蒸発を待ち、係る単分子膜の表面圧を20mN/mまで高め、更にこれを一定に保ちながら前記基板を水面を横切る方向に速度

値を流し加熱した。その結果、CuTCNQF₄生成による青い膜が堆積することを確認した。

[実施例4]

実施例1に於いて位置検出用プローブ電極103を用いて、記録媒体の厚さ方向(Z方向)変動量の検出も行った。即ち位置検出用プローブ電極103を第4図のパターンに従って走査させる際、金原子配列に伴ってトンネル電流は周期的に変化するが、この周期成分をフィルターで除去した後、トンネル電流が基準となる最初の平均1nAから300pA以上増加、又は減少した場合にZ軸方向微動制御機構107とサーボ回路108を用いてプローブ電極103と金電極基板104との距離を随時調整した。この時記録・再生用プローブ電極102と金電極基板104との距離も電気的に同等の調整を行った。以上のZ方向変位補正を情報の記録・再生・消去の全ての行程において行った。その結果再生時に於いて、データ転送速度が1Mbpsの時、ビットエラーレートは 4×10^{-6} に減少した。

以上述べてきた実施例中で種々の記録媒体の作

3mm/分で静かに浸漬・引き上げを行い、SOAZ単分子膜の2層累積膜を電極基板104上に形成させた。

再生実験の結果、転送速度が1Mbpsの時のビットエラーレートは 1×10^{-5} であった。

[実施例3]

実施例1に於いて、ポリイミド2層LB膜の代わりに、CuTCNQF₄を用いて記録層103を構成し、実施例1と同様の記録・再生実験を行った。

なお、記録用印加電圧は、2Vmax、10nsの矩形パルスを用い、再生用の印加電圧は0.1Vとした。また、消去用印加電圧は5Vmax、100nsの矩形パルスを用いた。再生実験の結果、データ転送速度を1Mbpsとした時のビットエラーレートは 9×10^{-6} であった。つぎにCuTCNQF₄記録層103の作成方法について述べる。Au基板電極104上に、CuとTCNQF₄を真空蒸着法により共蒸着してCu+TCNQF₄層を100Å堆積した(基板温度：室温)。このとき蒸着速度をCu：1Å/s、TCNQF₄：4Å/s程度になるようにあらかじめ設定した電流

成法について述べてきたが、極めて均一な膜が作成できる成膜法であれば良く、実施例の方法に限定されるものではない。

又、プローブ電極も2本に限る必要はなく必要に応じて、より多数のプローブ電極を用いてもよい。又、プローブ電極の走査パターンや記録ビットの周期等についても本実施例に限定されるものではなく、位置座標に対して記録位置が一義的に定まる方法、構造であればよい。

[発明の効果]

- ① 光記録に較べても、はるかに高密度な記録が可能で全く新しい情報処理方法を開示した。
- ② 上記の新規情報処理方法を用いられる新規な記録媒体を開示した。
- ③ 結晶性基板の原子配列を利用して係る原子配列と対応する位置に記録ビット又は記録ビット列を設定するため、情報の記録再生時における位置的エラーを少なくすることができ、結果としてビットエラーレートを小さくすることができた。

④基板の原子配列を検出するプローブ電極と情報の記録・再生・消去に用いられるプローブ電極とを分けた結果、位置情報と記録情報とが混同される確率が著しく小さくなり、又、情報の記録・再生速度が増加した。

⑤基板の厚さ方向の変動を検出するプローブ電極を加えることによって、情報の記録・再生をより確実に行えることを示した。

4. 図面の簡単な説明

第1図及び第2図は、本発明の座標軸と記録位置との位置関係を示した原理図である。

第3図は、本発明の情報処理装置を図解的に示すブロック図である。

第4図は、本発明の記録媒体表面上の座標軸と記録位置との位置関係の一形態を示した模式図である。

第5図は、本発明のOFF状態にある記録層にON状態を形成するのに必要な電気パルスの波形を示す図である。

第6図は、本発明の記録層上のON状態部位をOFF

状態に戻すのに必要な電気パルスの波形を示す図である。

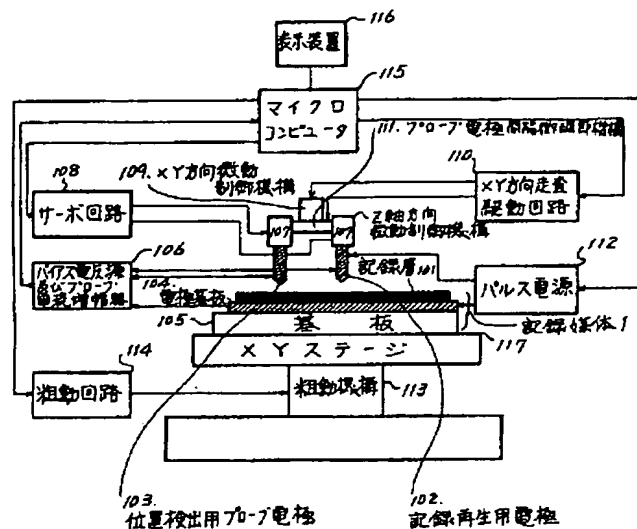
特許出願人 キヤノン株式会社

代理人 丸 島 儀 一

西 山 恵 三

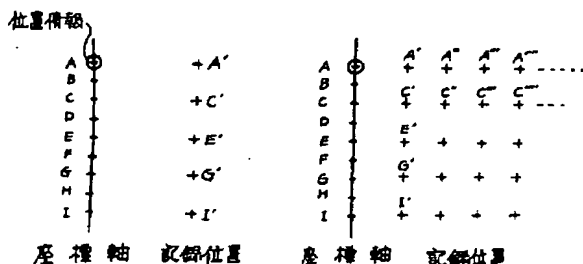


第 3 図

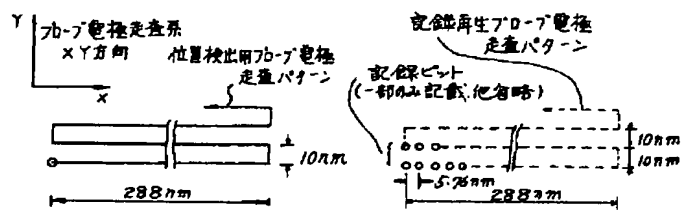


第 1 図

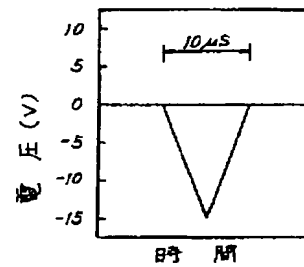
第 2 図



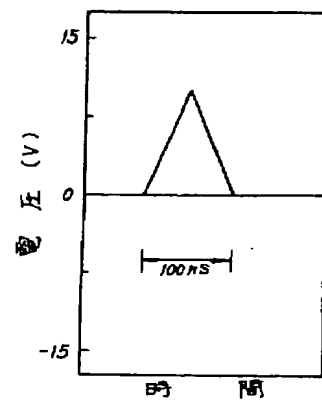
第 4 ☒



第 5 ☒



第 6 ☒



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ ~~COLOR~~ OR BLACK AND WHITE PHOTOGRAPHS
- ☒ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.